

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG(19) Weltorganisation für geistiges Eigentum  
Internationales Büro(43) Internationales Veröffentlichungsdatum  
23. Oktober 2003 (23.10.2003)

PCT

(10) Internationale Veröffentlichungsnummer  
WO 03/087424 A1(51) Internationale Patentklassifikation<sup>7</sup>: C23C 14/10102 52 787.3 13. November 2002 (13.11.2002) DE  
103 01 559.0 16. Januar 2003 (16.01.2003) DE

(21) Internationales Aktenzeichen: PCT/EP03/03882

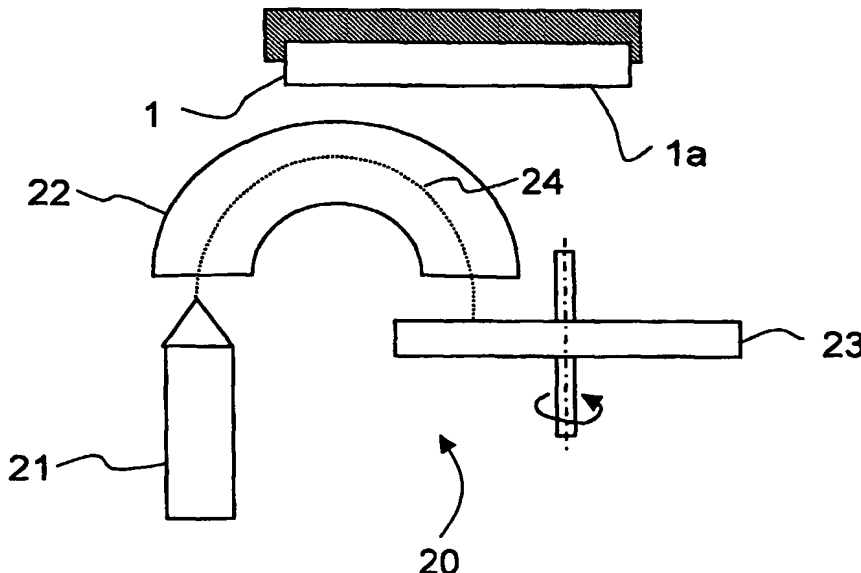
(22) Internationales Anmeldedatum:  
15. April 2003 (15.04.2003)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
202 05 830.1 15. April 2002 (15.04.2002) DE  
102 22 958.9 23. Mai 2002 (23.05.2002) DE  
102 22 964.3 23. Mai 2002 (23.05.2002) DE  
102 22 609.1 23. Mai 2002 (23.05.2002) DE(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von  
AU, GB, IE, IL, IN, JP, KP, KR, NZ, SG, US, ZA): SCHOTT  
GLAS [DE/DE]; Hattenbergstrasse 10, 55122 Mainz (DE).(71) Anmelder (nur für AU, BB, BF, BJ, BZ, CF, CG, CI, CM,  
GA, GB, GD, GE, GH, GM, GN, GQ, GW, IE, IL, IN, KE,  
KG, KP, KR, KZ, LC, LK, LR, LS, MG, ML, MN, MR, MW,  
MZ, NE, NZ, SD, SG, SL, SN, SZ, TD, TG, TT, TZ, UG, VN,  
ZA, ZM, ZW): CARL-ZEISS-STIFTUNG TRADING AS  
SCHOTT GLAS [DE/DE]; Hattenbergstrasse 10, 55122  
Mainz (DE).(71) Anmelder (nur für BB, BF, BJ, BZ, CF, CG, CI, CM, GA,  
GD, GE, GH, GM, GN, GQ, GW, JP, KE, KG, KZ, LC,

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR FORMING HOUSINGS FOR ELECTRONIC COMPONENTS AND ELECTRONIC COMPONENTS  
THAT ARE HERMETICALLY ENCAPSULATED THEREBY(54) Bezeichnung: VERFAHREN ZUR GEHÄUSEBILDUNG BEI ELEKTRONISCHEN BAUTEILEN SOWIE SO HERME-  
TISCH VERKAPSELTE ELEKTRONISCHE BAUTEILE

(57) Abstract: The aim of the invention is to obtain a largely water diffusion-tight encapsulation of electronic components at moderate temperatures of less than 300 °C, preferably less than 150 °C. To this end, the invention provides a method for forming housings for electronic components, particularly sensors, integrated circuits and optoelectronic components. This method comprises the following steps: providing a substrate (1), whereby at least one first substrate side (1a) is to be encapsulated; providing a vapor deposition glass source (20); placing the first substrate side (1a) relative to the vapor deposition glass source in a manner that enables the first substrate side (1a) to be subjected to a vapor deposition,

and; vapor-depositing the first substrate side with a glass layer (4).

(57) Zusammenfassung: Um eine weitgehend wasserdiffusionsfeste Kapselung von elektronischen Bauteilen bei mässigen Temperaturen unterhalb von 300 °C, vorzugsweise unterhalb 150 °C zu erzielen, sieht die Erfindung ein Verfahren zur Gehäusebildung bei elektronischen Bauteilen, insbesondere Sensoren, integrierten Schaltungen und optoelektronischen Bauelemente vor, welches die Schritte umfasst: Bereitstellen eines Substrats (1), wobei wenigstens eine erste Substratsseite (1a) zu verkapseln ist, Bereitstellen einer Aufdampfglasquelle (20), Anordnen der ersten Substratsseite (1a) relativ zur Aufdampfglasquelle derart, dass die erste Substratsseite (1a) bedampft werden kann; Bedampfen der ersten Substratsseite mit einer Glasschicht (4).



LK, LR, LS, MG, ML, MN, MR, MW, MZ, NE, SD, SL, SN, SZ, TD, TG, TT, TZ, UG, VN, ZM, ZW): **CARL-ZEISS-STIFTUNG** [DE/DE]; 89518 Heidenheim an der Brenz (DE).

(72) **Erfinder; und**

(75) **Erfinder/Anmelder** (*nur für US*): **LEIB, Jürgen** [DE/DE]; Philipp-Dirr-Strasse 14, 85354 Freising (DE). **MUND, Dietrich** [DE/DE]; Buchenstrasse 9, 84101 Obersüßbach (DE).

(74) **Anwalt: HERDEN, Andreas**; Blumbach, Kramer & Partner GbR, Alexandrastrasse 5, 65187 Wiesbaden (DE).

(81) **Bestimmungsstaaten** (*national*): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PH, PL, PT, RO, RU, SC, SD,

SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) **Bestimmungsstaaten** (*regional*): ARIPO-Patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI-Patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**Veröffentlicht:**

- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

Verfahren zur Gehäusebildung bei elektronischen Bauteilen  
sowie so hermetisch verkapselte elektronische Bauteile

5

Beschreibung

Die Erfindung bezieht sich auf ein Verfahren zur  
Gehäusebildung bei elektronischen Bauteilen sowie auf so  
hermetisch verkapselte elektronische Bauteile, insbesondere  
10 Sensoren, integrierte Schaltungen und optoelektronische  
Bauelemente.

Zur Kapselung von integrierten Schaltungen und  
optoelektronischen Bauelementen ist es bekannt, ein dünnes  
15 Glasplättchen mittels einer organischen Klebeschicht auf das  
Bauteil zu kleben und so die empfindlichen  
Halbleiterstrukturen abzudecken und zu schützen. Diese  
Bauweise hat den Nachteil, dass mit der Zeit Wasser in die  
organische Klebeschicht eindiffundieren kann, welches dann  
20 bis zu den Halbleiterstrukturen gelangen kann und diese  
beeinträchtigt. Die Klebeschichten können ferner durch UV-  
Bestrahlung altern, was vor allem für elektrooptische  
Bauteile schädlich ist.

25 Anstelle organischer Klebemittel ist auch schon niedrig  
schmelzendes Glaslot als Zwischenschicht verwendet worden,  
welches aufgesprüht, aufgesputtert bzw. mittels Siebdruck-  
und Dispensertechnologie aufgetragen worden ist. Die  
Prozesstemperatur beim Aufschmelzen der Glaslotschicht ist

jedoch höher als  $T=300^{\circ}\text{C}$ , so dass temperaturempfindliche Halbleiterstrukturen nicht verkapselt werden können.

Der Erfindung liegt deshalb die Aufgabe zugrunde, ein  
5 Verfahren zur Kapselung von elektronischen Bauteilen anzugeben, mit dem eine weitgehend wasserdiffusionsfeste Kapselung bei mäßigen Temperaturen unterhalb von  $300^{\circ}\text{C}$ , vorzugsweise unterhalb  $150^{\circ}\text{C}$  erzielt werden kann.

10 Die gestellte Aufgabe wird aufgrund der Maßnahmen des Anspruches 1 gelöst und durch die weiteren Maßnahmen der abhängigen Ansprüche ausgestaltet und weiterentwickelt. Anspruch 24 betrifft ein erfindungsgemäß herstellbares elektronisches Bauteil, wobei vorteilhafte Weiterbildungen  
15 und Ausgestaltungen in den von Anspruch 24 abhängigen Ansprüchen angegeben sind.

Ein Vorteil des Beschichtens mit einem Aufdampfglas ist das Aufbringen der isolierenden Glasschicht bei Raumtemperatur  
20 bis etwa  $150^{\circ}\text{C}$ , so dass keinerlei Schädigung oder Oxidation der Substratoberfläche, auch bei Metallsubstraten zu erwarten ist. Diesbezüglich wird auch auf die Anmeldungen DE 202 05 830.1, eingereicht am 15.04.2002, DE 102 22 964.3, eingereicht am 23.05.2002;  
25 DE 102 22 609.1, eingereicht am 23.05.2002; DE 102 22 958.9, eingereicht am 23.05.2002; DE 102 52 787.3, eingereicht am 13.11.2002; DE 103 01 559.0, eingereicht am 16.01.2003; desselben Anmelders verwiesen, deren Offenbarungsgehalt  
30 hiermit ausdrücklich durch Referenz inkorporiert wird.

Hinsichtlich der Barriereeeigenschaften von Aufdampfglasschichten haben Messungen gezeigt, daß bei Schichtdicken der Aufdampfglasschicht im Bereich von  $8\text{ }\mu\text{m}$  bis  
35  $18\text{ }\mu\text{m}$  Helium-Leckraten von kleiner als  $10^{-7}\text{ mbar l s}^{-1}$  oder

kleiner als  $10^{-8}$  mbar l s<sup>-1</sup> sicher erreicht werden. Die Messungen haben bei Schichten mit einer Schichtdicke von 8 µm und 18 µm sogar Helium-Leckraten zwischen 0 bis  $2 \times 10^{-9}$  mbar l s<sup>-1</sup> ergeben, wobei diese oberen Grenzwerte bereits im wesentlichen durch die Meßungenauigkeit der durchgeführten Versuche beeinflusst sind.

Das erfindungsgemäße Verfahren der Kapselung mit Aufdampfglas kann bereits angewendet werden, wenn das elektronische Bauteil noch in der Herstellung begriffen ist.

Die Verstärkung des Substrats des elektronischen Bauteils durch die aufgedampfte Glasschicht wird ausgenutzt, das Substrat zu stabilisieren, während auf das Substrat von der nicht eingekapselten Seite her eingewirkt wird. Das ansonsten fertig hergestellte elektronische Bauteil kann auch von der Anschlußseite her - unter Freilassung der Anschlüsse - eingekapselt werden. Dazu kann beispielsweise das Substrat auf einer Seite, die einer ersten Seite mit den Halbleiterstrukturen gegenüberliegt, mit einer Passivierungsschicht versehen werden. Dazu ist beispielsweise eine Kunststoffschicht geeignet. Die Passivierungsschicht kann auch eine Glasschicht umfassen, die bevorzugt auf diese Seite aufgedampft wird.

Insbesondere ist das Verfahren zur Verpackung von Bauelementen im Waferverbund ("Wafer-Level-Packaging") geeignet, wobei in diesem Fall das Substrat einen Wafer mit den Substraten der Bauelementen umfaßt, die nach der Verpackung vom Wafer abgetrennt werden können.

Je nach den Anforderungen kann die Dicke der aufgedampften Glasschicht 0,01 bis 1000 µm betragen. Wenn es nur auf hermetischen Abschluss des zu schützenden Bauteils ankommt, liegt die bevorzugte Glasschichtdicke im Bereich zwischen

0,1 und 50  $\mu\text{m}$ . Für stärkere Belastungen wird die Glasschichtdicke entsprechend dicker gewählt, wobei ein bevorzugter Bereich der Glasschichtdicke zwischen 50 und 200  $\mu\text{m}$  liegt. Ein Aufbau von Mehrfachschichten auch in Kombination mit anderen Materialien ist ebenso möglich. Es ist auch möglich, die Glasschicht mit einer aufgetragenen Kunststoffschicht zu kombinieren, um zu einer strukturellen Verstärkung des elektronischen Bauteils zu gelangen.

Es gibt verschiedene Möglichkeiten, Glas aufzudampfen. Bevorzugt wird die Erzeugung des Glasdampfes mittels Elektronenstrahl aus einem Glasvorrats-Target vorgenommen. Es können Aufdampfraten von mehr als 4 $\mu\text{m}/\text{min}$ . erzeugt werden und das hergestellte Glas scheidet sich mit festem Verbund auf der Oberfläche des Substrats ab, ohne dass es eines erhöhten  $\text{H}_2\text{O}$ -Gehalt zwecks Bindungswirkung bedarf wie bei niedrig schmelzendem Glaslot. Als Aufdampfglas wird ein Borosilikatglas mit Anteilen von Aluminiumoxid und Alkalioxid bevorzugt, wie es das Aufdampfglas vom Typ 8329 der Firma Schott Glas darstellt. Dieses Glas hat außerdem einen Wärmeausdehnungskoeffizienten, der dem des Substrats von üblichen Halbleiterstrukturen nahek kommt, bzw. durch entsprechende Abwandlung in den Komponenten an den Wärmeausdehnungskoeffizienten des Substrats angepasst werden kann. Es kann Aufdampfglas anderer Zusammensetzung verwendet werden, insbesondere in mehreren Schichten übereinander, wobei die Gläser der Schichten unterschiedliche Eigenschaften hinsichtlich Brechungsindex, Dichte, Härte usw. besitzen können.

Vorteilhaft kann das Bedampfen des Substrats mit einer Glasschicht auch das Plasma-Ionen-unterstützte Aufdampfen (PIAD) umfassen. Dabei wird zusätzlich ein Ionenstrahl auf das zu beschichtende Substrat gerichtet. Der Ionenstrahl kann mittels einer Plasmaquelle, beispielsweise durch Ionisation

eines geeigneten Gases erzeugt werden. Durch das Plasma erfolgt eine zusätzliche Verdichtung der Schicht sowie die Ablösung lose haftender Partikel auf der Substratoberfläche. Dies führt zu besonders dichten und defektarmen abgeschiedenen Schichten.

Weiterhin kann durch geeignete Materialkombination das Aufbringen einer Mischschicht aus anorganischen und organischen Bestandteilen realisiert werden. Diese Mischschicht ist durch eine Verringerung der Sprödigkeit gekennzeichnet.

Wenn die Glasschicht auf einer ersten Seite des Substrats des elektronischen Bauteils aufgebracht wird, während dieses elektronische Bauteil noch nicht fertig hergestellt ist, kann es zur Handhabung bei dieser Fertigerstellung zweckmäßig sein, eine das Bauteil verstärkende Kunststoffschicht über der Glasschicht anzubringen. In diesem Fall wird die Glasschicht in einer Dicke erzeugt, die für die Abkapselung bzw. den hermetischen Abschluss gegenüber eindringenden diffundierenden Stoffen genügt, während die Kunststoffschicht in einer Dicke erzeugt wird, wie sie für die Stabilisierung bei der Weiterverarbeitung des Bauteils benötigt wird.

In einem solchen Fall kann Material von der zweiten nicht gekapselten Substratseite abgetragen werden, so dass Anschlüsse an das Bauteil hergestellt werden können, die von der Unterseite in das Bauteil hineinreichen und somit durch das Bauteil selbst geschützt sind, wenn dieses endgültig von seinem Einsatzort eingebaut wird. Dies ist vor allem im Falle von Sensoren bedeutsam.

Die Erfindung wird anhand der Zeichnung beschrieben.  
Dabei zeigt:

- Fig. 1 einen Abschnitt eines Wafers mit einer aufgedampften Glasschicht,  
Fig. 2 einen Waferabschnitt mit Glas und  
5 Kunststoffschicht,  
Fig. 3 die Herstellung von Anschlüssen an den Wafer,  
Fig. 4 die zusätzliche Kunststoff-Passivierung der Waferunterseite,  
Fig. 5 die Beschichtung der Waferunterseite mit  
10 Aufdampfglas,  
Fig. 6 das Anbringen eines Ball Grid Arrays an den Wafer gemäß Fig. 5,  
Fig. 7 eine weitere Anbringungsart des Ball Grid Arrays,  
Fig. 8 die Kapselung der Unterseite eines Wafers,  
15 Fig. 9 das Anbringen der Ball Grid Arrays am Wafer der Fig. 8,  
Fig. 10 ein Schema einer Verdampfungsanordnung,  
Fig. 11 Ergebnisse einer TOF-SIMS-Messung, und  
Fig. 12 eine elektronenmikroskopische Querschliff-Aufnahme.

20 Fig. 10 zeigt die Anordnung eines Substrats 1 zu einer Aufdampfglasquelle 20. Diese umfaßt einen Elektronenstrahlerzeuger 21, eine Strahlumlenkeinrichtung 22 und ein Glastarget 23, das von einem Elektronenstrahl 24  
25 getroffen wird. An der Auftreffstelle des Elektronenstrahls verdampft das Glas und schlägt sich an der ersten Seite 1a des Substrats 1 nieder. Um das Glas des Targets 23 möglichst gleichmäßig verdampfen zu lassen, wird das Target gedreht und der Strahl 24 gewobbelt. Zusätzlich kann die Anordnung noch  
30 eine Plasmaquelle zur Erzeugung eines Ionenstrahls umfassen, welcher im Betrieb in Richtung auf die zu beschichtende Seite 1a gerichtet ist, um das Substrat mittels Plasma-Ionen-unterstütztem Aufdampfens (PIAD) mit einer Glasschicht zu beschichten.



Wegen näherer Einzelheiten des möglichen Substrats 1 wird  
Bezug auf Fig. 1 genommen. Ein Siliziumwafer als das Substrat  
1 weist Bereiche 2 mit Halbleiterstrukturen sowie Bereiche 3  
5 mit Anschlußstrukturen auf, beispielsweise aus Aluminium. Die  
Anschlußstrukturen können beispielsweise Bond-Pads oder  
andere Anschlußflächen umfassen. Der Siliziumwafer stellt ein  
Substrat mit einer Oberflächenrauigkeit  $< 5\mu\text{m}$  dar. Die  
Oberseite 1a des Substrats liegt der Unterseite 1b gegenüber.  
10 Auf die Oberseite 1a ist eine Glasschicht 4 niedergeschlagen  
worden, die vorzugsweise aus dem Aufdampfglas des Typs 8329  
der Firma Schott gewonnen wurde. Dieser Glastyp kann durch  
Einwirkung des Elektronenstrahls 24 weitgehend verdampft  
werden, wobei man in evakuierter Umgebung mit  $10^{-4}$  mbar  
15 Restdruck und einer BIAS Temperatur während der Verdampfung  
von  $100^{\circ}\text{C}$  arbeitet. Unter diesen Bedingungen wird eine dichte  
geschlossene Glasschicht 4 erzeugt, die weitgehend gegenüber  
Gasen und Flüssigkeiten, auch Wasser, dicht ist, jedoch Licht  
durchlässt, was im Falle von elektrooptischen Bauteilen  
20 wichtig ist.

Die Glasschicht 4 kann auch mehrere Schichten, beispielsweise  
aus Gläsern mit unterschiedlicher Zusammensetzung aufweisen.  
Auch kann die Glasschicht eine Mischschicht aus anorganischen  
25 und organischen Bestandteilen umfassen, um beispielsweise  
eine erhöhte Schichtflexibilität zu erreichen.

Die Unterseite 1b des Wafers steht für weitere  
Bearbeitungsschritte zur Verfügung, welche das Nass-,  
30 Trocken- und Plasmaätzen bzw. -reinigen umfassen.

Wird, wie in Fig. 1 und den weiteren Fig. 2 bis 9 ein Wafer  
als Substrat verwendet, kann das erfindungsgemäße Verfahren  
zweckmäßig zur Verpackung von Bauelementen im Waferverbund  
35 eingesetzt werden. Das Verfahren läßt sich in analoger Weise

jedoch auf bereits vereinzelte Chips mit Halbleiterstrukturen und Anschlußstrukturen anwenden.

Fig. 2 zeigt eine Deckschicht des Substrats 1, die aus einer Glasschicht 4 und einer Kunststoffschicht 5 besteht. Die Glasschicht 4 hat eine Dicke im Bereich von 1 bis 50  $\mu\text{m}$ , was für die Abkapselung bzw. den hermetischen Abschluss genügt, während die Kunststoffschicht 5 dicker ist, um dem Wafer als Werkstück größere Stabilität für nachfolgende Bearbeitungsschritte zu verleihen.

In Fig. 3 ist die weitere Bearbeitung eines Wafers angedeutet. Der Wafer wird an der Unterseite gedünnt, so daß die erfindungsgemäß herstellbaren Bauelemente ein ausgedünntes Substrat aufweisen, und es werden Ätzgruben 6 erzeugt, die bis zu den Anschlussstrukturen 3 reichen, welche als Ätzstop wirken. Die Waferunterseite 1b wird mit einer Kunststofflithographie versehen, wobei die Bereiche der Anschlussstrukturen 3 offen bleiben. Es werden nunmehr Leitungskontakte 7 auf der Unterseite erzeugt, was beispielsweise durch Besprühen oder Besputtern geschieht, wodurch leitfähige Schichten 7 im Bereich der Ätzgruben 6 erzeugt werden. Nunmehr wird der bei der Lithographie verwendete Kunststoff von der Waferunterseite 1b entfernt. Alsdann wird ein Ball Grid Array 8 an den leitfähigen Schichten 7 angebracht und der Wafer wird entlang von Ebenen 9 aufgetrennt. Es entstehen eine Mehrzahl von elektronischen Bauteilen, deren Halbleiterstrukturen 2 sicher zwischen der Deckschicht 4 und dem Substrat 1 eingebettet und hermetisch verschlossen ist.

Fig. 4 zeigt eine Abwandlung der Ausführungsform der Fig. 3. Es werden die gleichen Verfahrensschritte wie zuvor ausgeführt, jedoch wird der Kunststoff an der Waferunterseite 1b nicht entfernt und bedeckt die Unterseite als

Passivierungs- und Schutzschicht 10.

Fig. 5 zeigt eine Ausführungsform, bei der anstelle der Kunststoffschicht 10 eine aufgedampfte Glasschicht 11 auf der Unterseite 1b des Substrats aufgebracht werden soll. Wie bei der Ausführungsform der Fig. 3 wird der zur Lithographie verwendete Kunststoff an der Waferunterseite 1b entfernt und die gesamte Waferunterseite 1b wird mit dem Glas bedampft, so dass eine 1 bis 50µm starke Glasschicht 11 entsteht.

Die in Fig. 5 gezeigte Glasschicht 11 dient, ebenso wie die in Fig. 4 dargestellte Kunststoffschicht 10 dabei als Schutz- oder Passivierungsschicht.

Wie bei 11b dargestellt, bedeckt diese Glasschicht auch die nach außen ragenden Teile der Leitungskontakte 7. Zum Anbringen eines Ball Grid Arrays 8 werden diese Bereiche 11b durch Wegschleifen und / oder Wegätzen freigelegt. Danach werden die Ball Grid Arrays angebracht, wie Fig. 6 zeigt, und es erfolgt eine Auftrennung des Wafers zur Bildung einzelner Bauteile, wie bei 9 angedeutet. Die empfindlichen Halbleiterstrukturen 2 sind nach oben und nach unten jeweils durch eine Glasschicht 4 bzw. 11 geschützt.

Bei einer weiteren Ausführungsform der Erfindung wird der Wafer an Trennebenen 9, die nicht durch die Anschlussstrukturen verlaufen, aufgetrennt. Dies hat den Vorteil, dass auch ein seitlicher Passivierungsschutz für die Bauteile gewährleistet werden kann. Fig. 7 zeigt ein Beispiel der Auftrennung, bei welchem nur Material der Deckschicht 4 und des Substrats 1 betroffen ist. Es wird zunächst wie bei den zuvor beschriebenen Ausführungsbeispielen vorgegangen, d.h. der Wafer wird von der Unterseite gedünnt und es werden Ätzgruben 6 erzeugt, die bis zur Unterseite der Anschlussstrukturen 3 reichen. Die Waferunterseite 1b wird

lithographiert, wobei die Bereiche der Anschlussstrukturen offen bleiben. Die Leitungskontakte 7 werden im Bereich der Ätzgruben 6 erzeugt, wobei die Ätzgruben außerdem mit leitfähigem Material 12 gefüllt werden. Hier kommt die galvanische Verstärkung durch Ni(P) in Betracht. Die gemäß dieser Ausführungsform der Erfindung herstellbaren Bauelemente weisen dementsprechend Durchkontaktierungen durch das Substrat auf.

10 Nachdem der Kunststoff an der Waferunterseite wenigstens im Bereich der Kontakte 7 entfernt worden ist, werden die Ball Grid Arrays 8 angebracht. Danach erfolgt die Auftrennung des Wafers entlang von Ebenen 9. Man erhält elektronische Bauteile mit hermetische eingeschlossenen Halbleiterstrukturen 2, wobei je nach Vorgehensweise eine analoge Kunststoffschicht 10 vorhanden ist oder fehlt.

Fig. 8 und 9 zeigen ein Ausführungsbeispiel mit der Erzeugung einer unterseitigen Glasschicht 11. Es wird analog zur Ausführungsform der Fig. 5 in Verbindung mit Fig. 7 vorgegangen, d.h. es werden gefüllte Bereiche unter den Anschlussstrukturen erzeugt und die gesamte Unterseite 1b des Wafers wird mit der Glasschicht 11 beschichtet, die anschließend im Bereich der gefüllten Ätzgruben 6 entfernt wird, um darauf die Ball Grid Arrays anzubringen, wie in Fig. 9 dargestellt. Nach Auftrennung entlang der Ebenen 9 werden Bauteile mit gekapselten Halbleiterstrukturen 2 erzielt.

30 Das Glassystem der Schicht 4 bzw. 11 sollte wenigstens ein binäres System darstellen. Bevorzugt werden Mehrkomponentensysteme.

Als besonders geeignet hat sich Aufdampfglas erwiesen, welches folgende Zusammensetzung in Gewichtsprozent aufweist:

Komponenten	Gew %
SiO <sub>2</sub>	75 - 85
B <sub>2</sub> O <sub>3</sub>	10 - 15
Na <sub>2</sub> O	1 - 5
5 Li <sub>2</sub> O	0,1 - 1
K <sub>2</sub> O	0,1 - 1
Al <sub>2</sub> O <sub>3</sub>	1 - 5

Ein bevorzugtes Aufdampfglas dieses Typs ist das Glas 8329  
 10 der Firma Schott mit der folgenden Zusammensetzung:

SiO <sub>2</sub>	84,1 %
B <sub>2</sub> O <sub>3</sub>	11,0 %

15 Na <sub>2</sub> O	≈ 2,0 %	} 2,3 % (in der Schicht ⇒ 3,3 %)
K <sub>2</sub> O	≈ 0,3 %	
Li <sub>2</sub> O	≈ 0,3 %	

Al<sub>2</sub>O<sub>3</sub> ≈ 2,6 % (in der Schicht < 0,5 %)

20 Die Werte in Klammern sind die Gewichtsanteile der jeweiligen Komponente in der aufgedampften Schicht.

Der elektrische Widerstand beträgt ungefähr 10<sup>10</sup> Ω/cm  
 (bei 100°C),

der Brechungsindex etwa 1,470,

25 die Dielektrizitätskonstante ε etwa 4,7 (bei 25°C, 1 MHz)  
 tgδ etwa 45 x 10<sup>-4</sup> (bei 25°C, 1 MHz).

Ein weitere Gruppe geeigneter Aufdampfgläser weist die  
 folgende Zusammensetzung in Gewichtsprozent auf:

30

Komponenten:	Gew%
SiO <sub>2</sub>	65 - 75
B <sub>2</sub> O <sub>3</sub>	20 - 30
Na <sub>2</sub> O	0,1 - 1
35 Li <sub>2</sub> O	0,1 - 1

K<sub>2</sub>O 0,5 - 5

Al<sub>2</sub>O<sub>3</sub> 0,5 - 5

Ein bevorzugtes Aufdampfglas aus dieser Gruppe ist das Glas  
5 G018-189 der Firma Schott mit der folgenden Zusammensetzung:

Komponenten:	Gew%
SiO <sub>2</sub>	71
B <sub>2</sub> O <sub>3</sub>	26
10 Na <sub>2</sub> O	0,5
Li <sub>2</sub> O	0,5
K <sub>2</sub> O	1,0
Al <sub>2</sub> O <sub>3</sub>	1,0

15 Die bevorzugt verwendeten Gläser 8329 und G018-189 besitzen insbesondere die in der nachstehenden Tabelle aufgeführten Eigenschaften:

Eigenschaften	8329	G018-189
$\alpha_{20-300} [10^{-6}K^{-1}]$	2,75	3,2
Dichte (g/cm <sup>3</sup> )	2,201	2,12
Transformationspunkt [°C]	562	742
Brechungsindex nd	1,469	1,465
Wasserbeständigkeitklasse nach ISO 719	1	2
Säurebeständigkeitsklasse nach DIN 12 116	1	2
Laugenbeständigkeitsklasse nach DIN 52322	2	3
Dielektrizitätskonstante $\epsilon$ (25 °C)	4,7 (1MHz)	3,9 (40GHz)
tan $\delta$ (25 °C)	$45 \cdot 10^{-4}$ (1MHz)	$26 \cdot 10^{-4}$ (40GHz)

20 Zur Erzielung besonderer Eigenschaften der Bauteile kann es

zweckmäßig sein, Gläser unterschiedlicher Glaszusammensetzungen für die Glasschichten der Oberseite und der Unterseite zu verwenden. Es ist auch möglich, mehrere Gläser mit unterschiedlichen Eigenschaften, z.B. hinsichtlich Brechungsindex, Dichte, E-Modul, Knoophärté,  
5 Dielektrizitätskonstante, tan $\delta$  nacheinander auf das Substrat aufzudampfen.

Anstelle der Elektronenstrahlverdampfung können auch andere Mittel zur Überführung von Materialien, die sich als Glas niederschlagen, angewendet werden. Das Verdampfungsmaterial kann sich beispielsweise in einem Tiegel befinden, der durch eine Elektronenstoßheizung aufgeheizt wird. Eine solche Elektronenstoßheizung beruht auf der Emission von  
10 Glüheléktronen, die auf den Tiegel hin beschleunigt werden, um mit vorbestimmter kinetischer Energie auf das zu verdampfende Material aufzutreffen. Auch mit diesen Verfahren lassen sich Glasschichten erzeugen, ohne das Substrat, auf dem sich das Glas niederschlägt, allzu stark thermisch zu  
15 belasten.

Im Folgenden sind Ergebnisse verschiedener Untersuchungen von aufgedampften Glasschichten aus dem Glas 8329 dargestellt.

25 Bezugnehmend auf Fig. 11 sind die Ergebnisse einer TOF-SIMS-Messung gezeigt, wobei die Zählrate als Funktion der Sputterzeit aufgetragen ist. Die Messung charakterisiert den Verlauf der Elementkonzentrationen in Richtung senkrecht zur Substratoberfläche. Es wurde eine Dickenkonstanz für den  
30 Glasrahmen von < 1 % der Schichtdicke ermittelt.

Fig. 12 zeigt eine elektronenmikroskopische Querschliff-Aufnahme eines mit dem Aufdampfglas 8329 beschichteten Siliziumsubstrats dargestellt. Das Aufdampfglas und die  
35 Oberfläche des Siliziumsubstrats zeigen einen festen Verbund,

der sich auch durch den Querschliff bei der Präparation der Probe nicht löst.

- 5 Ferner wurden Beständigkeitsmessungen einer Aufdampfglasschicht aus aufgedampftem Glas 8329 nach DIN/ISO durchgeführt. Die Ergebnisse sind in Tabelle 1 wiedergegeben.

Tabelle 1:

Probenbezeichnung: 8329			
<u>Wasser DIN ISO 719</u> Klasse	Verbrauch HCl [ml/g]	Äquivalent Na <sub>2</sub> O [µg/g]	Bemerkungen
HGB 1	0,011	3	keine
<u>Säure DIN 12116</u> Klasse	Abtrag [mg/dm <sup>2</sup> ]	Gesamt-Oberfläche [cm <sup>2</sup> ]	Bemerkungen/ sichtbare Veränderungen
1 W Als Werkstoff	0,4	2 x 40	unverändert
<u>Lauge DIN ISO 695</u> Klasse	Abtrag [mg/dm <sup>2</sup> ]	Gesamt-Oberfläche [cm <sup>2</sup> ]	Bemerkungen/ sichtbare Veränderungen
A 2 Als Werkstoff	122	2 x 14	unverändert



Patentansprüche

1. Verfahren zur Gehäusebildung bei elektronischen  
5 Bauteilen, insbesondere Sensoren, integrierte  
Schaltungen und optoelektronische Bauelementen;  
mit folgenden Schritten:
  - Bereitstellen eines Substrats (1), wobei wenigstens  
eine erste Substratseite (1a) zu verkapseln ist,
  - 10 -Bereitstellen einer Aufdampfglasquelle (20),
  - Anordnen der ersten Substratseite (1a) relativ zur  
Aufdampfglasquelle derart, dass die erste Substratseite  
(1a) bedampft werden kann;
  - Bedampfen der ersten Substratsseite mit einer  
15 Glasschicht (4).
2. Verfahren gemäß Anspruch 1, dadurch gekennzeichnet, daß  
ein Substrat bereitgestellt wird, welches einen oder  
mehrere Bereiche mit Halbleiterstrukturen (2) sowie mit  
20 Anschlussstrukturen (3) oder zur Bildung von  
Halbleiterstrukturen (2) und Anschlussstrukturen (3)  
aufweist.
3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß  
25 der eine oder die mehreren Bereiche mit  
Halbleiterstrukturen (2) auf der ersten Seite (1a) des  
Substrats angeordnet sind.
4. Verfahren gemäß Anspruch 3, dadurch gekennzeichnet, daß  
30 das Substrat auf einer der ersten Seite (1a)  
gegenüberliegenden zweiten Seite (1b) mit einer  
Passivierungsschicht (10, 11) versehen wird.
5. Verfahren gemäß einem der vorstehenden Ansprüche, wobei  
35 das Substrat einen Wafer umfaßt, dadurch gekennzeichnet,

daß das Verfahren das Verpacken von Bauelementen im Waferverbund umfaßt.

- 5 6. Verfahren gemäß einem der vorstehenden Ansprüche, dadurch gekennzeichnet, daß das Substrat (1) auf zwei Seiten (1a, 1b) mit einer Glasschicht (4,10,11) bedampft wird.
- 10 7. Verfahren gemäß einem der vorstehenden Ansprüche, dadurch gekennzeichnet, daß eine Aufdampfglasquelle (20) bereitgestellt wird, die wenigstens ein binäres Glassystem erzeugt.
- 15 8. Verfahren gemäß einem der vorstehenden Ansprüche, dadurch gekennzeichnet, daß die Aufdampfglasquelle (20) solange betrieben wird, bis die Glasschicht (4) insbesondere auf der ersten Substratseite eine Dicke im Bereich von 0,01 bis 1000 µm aufweist.
- 20 9. Verfahren gemäß einem der vorstehenden Ansprüche, dadurch gekennzeichnet, daß beim Bereitstellen einer Aufdampfglasquelle (20), ein Reservoir mit organischen Bestandteilen bereitgestellt wird, die durch Anlegen eines Vakuums oder durch Erwärmung in den gasförmigen Zustand übergehen, so dass während der Bedampfung  
25 Mischschichten aus anorganischen und organischen Bestandteilen auf der Substratseite gebildet werden können.
- 30 10. Verfahren gemäß einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die Glasschichtdicke im Bereich zwischen 0,1 bis 50 µm liegt.
11. Verfahren gemäß einem der vorstehenden Ansprüche,

dadurch gekennzeichnet, dass die Glasschichtdicke im Bereich zwischen 50 bis 200  $\mu\text{m}$  liegt.

12. Verfahren gemäß einem der vorstehenden Ansprüche,  
5 dadurch gekennzeichnet, dass das Aufdampfglas der Quelle (20) mittels Elektronenstrahl (24) aus einem Glastarget (23) erzeugt wird.
13. Verfahren gemäß einem der vorstehenden Ansprüche,  
10 dadurch gekennzeichnet, dass als Aufdampfglas ein Borosilikatglas mit Anteilen von Aluminiumoxid und Alkalioxiden verwendet wird.
14. Verfahren gemäß einem der vorstehenden Ansprüche,  
15 dadurch gekennzeichnet, dass das Aufdampfglas einen Wärmeausdehnungskoeffizienten nahezu gleich dem des Substrates aufweist.
15. Verfahren gemäß einem der vorstehenden Ansprüche,  
20 dadurch gekennzeichnet, dass die Glasschicht (4) in einer Dicke erzeugt wird, wie sie zum hermetischen Abschluss erforderlich ist, und dass eine Kunststoffschicht (5) über der Glasschicht (4) aufgetragen wird, um die weitere Verarbeitung des  
25 Substrates (1) zu erleichtern.
16. Verfahren gemäß einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet, dass mehrere Schichten Glas auf  
das Substrat (1) aufgedampft werden, wobei die  
30 Glasschichten aus unterschiedlichen Glaszusammensetzungen bestehen können.
17. Verfahren gemäß einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet, dass die weitere Verarbeitung  
35 des Substrates (1) den Abtrag von Material an einer

zweiten Substratseite (1b) umfasst, die der ersten Substratseite (1a) gegenüberliegt.

18. Verfahren gemäß einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet, dass das Substrat (1) einen  
Wafer mit mehreren Halbleiterstrukturen (2) und  
Anschlußstrukturen (3) aufweist, wobei  
die zweite, der ersten Substratseite (1a)  
gegenüberliegende Substratseite (1b) gedünnt wird,  
an der zweiten Substratseite (1b) im Bereich der  
herzustellenden Anschlussstrukturen Gruben (6) geätzt  
werden,

die Bereiche zur Bildung der Halbleiterstrukturen  
(2) unter Verwendung von Kunststoffschichten

lithographiert werden,  
auf der zweiten Substratseite (1b) in den Bereichen mit  
Anschlußstrukturen (3) Leitungskontakte (7) hergestellt  
werden,

der Kunststoff von der zweiten Substratseite (1b)  
entfernt wird,  
ein Ball Grid Array (8) an den Leitungskontakten (7)  
aufgebracht wird, und  
der Wafer zur Bildung mehrerer elektronischer Bauteile  
aufgetrennt wird, die jeweils erste, verkapselte Seiten  
(1a) aufweisen.

19. Verfahren nach Anspruch 18,  
dadurch gekennzeichnet, dass die zweite Substratseite  
(1b) mit einem Kunststoffüberzug (10) unter Aussparung  
der Ball Grid Bereiche (8) versehen wird.

20. Verfahren nach Anspruch 18 oder 19,  
dadurch gekennzeichnet,

dass nach Entfernung des Kunststoffes von der  
zweiten Substratseite (1b) die zweite Substratseite

insgesamt mit einer Glasschicht (11) bedampft wird, und

dass die Leitungskontakte (7) durch örtliche  
Beseitigung der Glasschicht (11) freigelegt werden,  
5 wonach die Schritte des Aufbringens des Ball Grid Arrays  
(8) und des Auftrennens erfolgen, um beidseitig  
verkapselte elektronische Bauteile zu erhalten.

21. Verfahren nach Anspruch 20, dadurch gekennzeichnet, daß  
10 die zweite Substratseite insgesamt mit einer Glasschicht  
(11) im Bereich von 1 bis 50 µm Dicke bedampft wird, und

22. Verfahren nach einem der Ansprüche 18 bis 21,  
dadurch gekennzeichnet, dass die Ätzgruben (6), die bis  
15 zu den Anschlußstrukturen (3) führen, mit leitfähigem  
Material (12) gefüllt werden, wonach mit oder ohne  
Entfernung des Kunststoffes (10) an der zweiten  
Substratseite (1b) sowie mit oder ohne Glasschicht (11)  
auf der zweiten Substratseite (1b) unter Freilassung der  
20 Leitungskontakte (7) das Ball Grid Array (8) an den  
Leitungskontakten (7) bzw. an dem Füllmaterial  
aufgebracht wird.

23. Verfahren gemäß einem der vorstehenden Ansprüche,  
25 dadurch gekennzeichnet, daß das Bedampfen der ersten  
Substratsseite (1a) mit einer Glasschicht (4) das  
Plasma-Ionen-unterstützte Aufdampfens (PIAD) umfasst.

24. Elektronisches Bauteil, insbesondere als Sensor oder als  
30 integrierte Schaltung oder als optoelektronisches  
Bauelement, herstellbar mit einem Verfahren gemäß einem  
der vorstehenden Ansprüche.

25. Elektronisches Bauteil nach Anspruch 24, welches auf  
35 einer ersten Seite (1a) einen oder mehrere Bereiche mit

Halbleiterstrukturen (2), sowie Anschlussstrukturen (3) aufweist,

dadurch gekennzeichnet, daß das Substrat auf zumindest einer Seite mit einer aufgedampften Glasschicht (4) beschichtet ist.

26. Elektronisches Bauteil gemäß Anspruch 25, dadurch gekennzeichnet, daß auf der Glasschicht (4) eine das Bauteil verstärkende Kunststoffschicht (5) aufgebracht ist.

27. Elektronisches Bauteil gemäß einem der Ansprüche 25 oder 26, dadurch gekennzeichnet, daß das Substrat ausgedünnt ist.

28. Elektronisches Bauteil gemäß einem der Ansprüche 25 bis 27, dadurch gekennzeichnet, daß das Substrat auf einer zweiten Seite (1b), die einer ersten Seite (1a), mit Halbleiterstrukturen und Anschlußstrukturen gegenüberliegt, mit einer Passivierungsschicht (10, 11) versehen ist.

29. Elektronisches Bauteil gemäß einem der Ansprüche 25 bis 28, dadurch gekennzeichnet, daß die Glasschicht (4) eine Mischschicht aus anorganischen und organischen Bestandteilen umfaßt.

30. Elektronisches Bauteil gemäß einem der Ansprüche 25 bis 29, gekennzeichnet durch eine mehrschichtige Glasschicht (4).

31. Elektronisches Bauteil gemäß Anspruch 30, dadurch gekennzeichnet, daß die Schichten der Glasschicht unterschiedliche Zusammensetzungen aufweisen.

32. Elektronisches Bauteil gemäß einem der Ansprüche 25 bis  
31, dadurch gekennzeichnet, daß das Substrat (1) auf  
einer zweiten Seite (1b) Leitungskontakte aufweist,  
5 welche mit Anschlußstrukturen auf der ersten Seite (1a)  
verbunden sind.

33. Elektronisches Bauteil gemäß Anspruch 32, gekennzeichnet  
durch ein Ball Grid Array (8) an den Leitungskontakten.

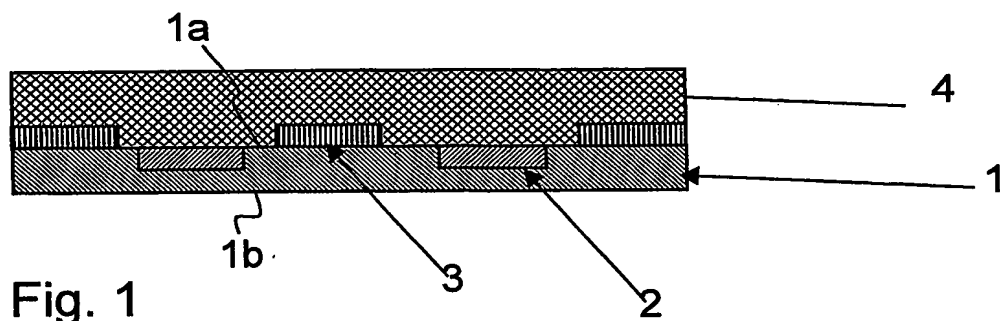


Fig. 1

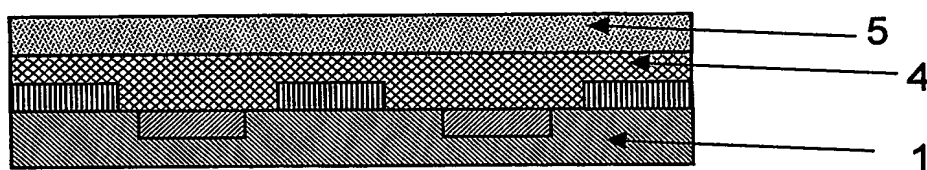


Fig. 2

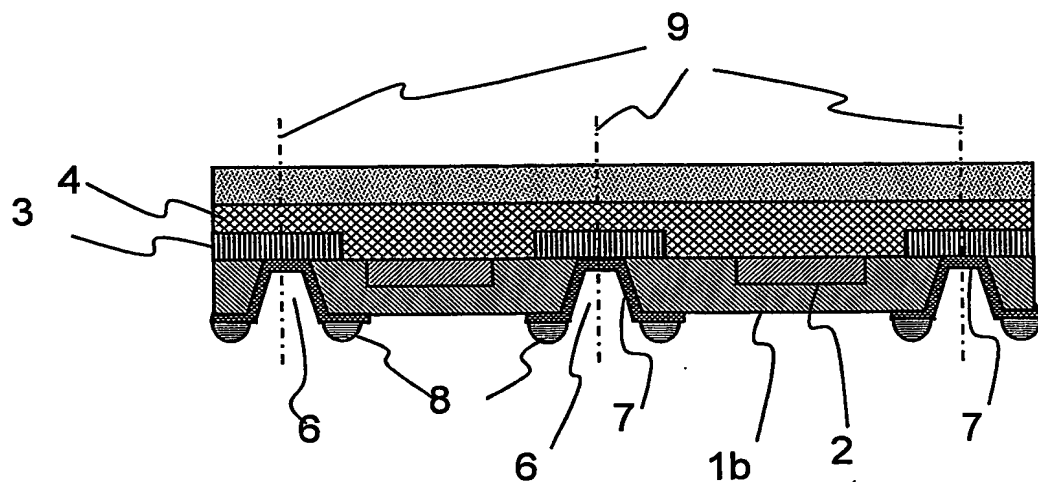


Fig. 3



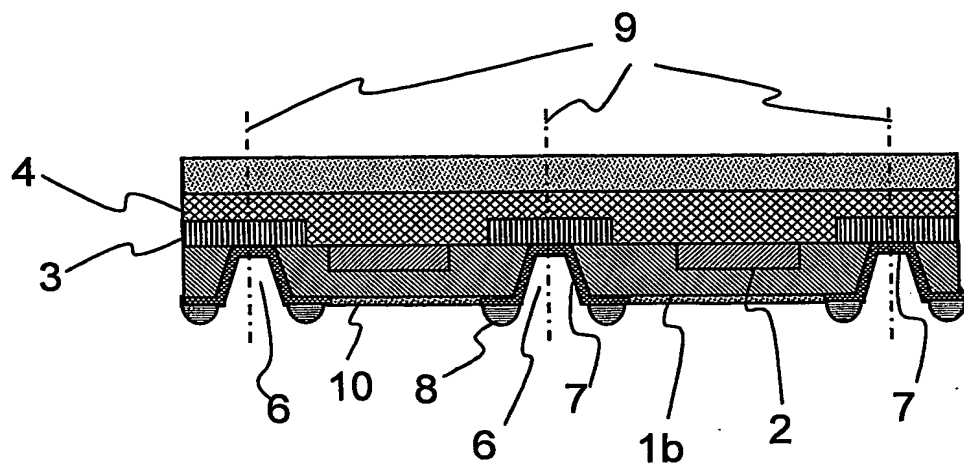


Fig. 4

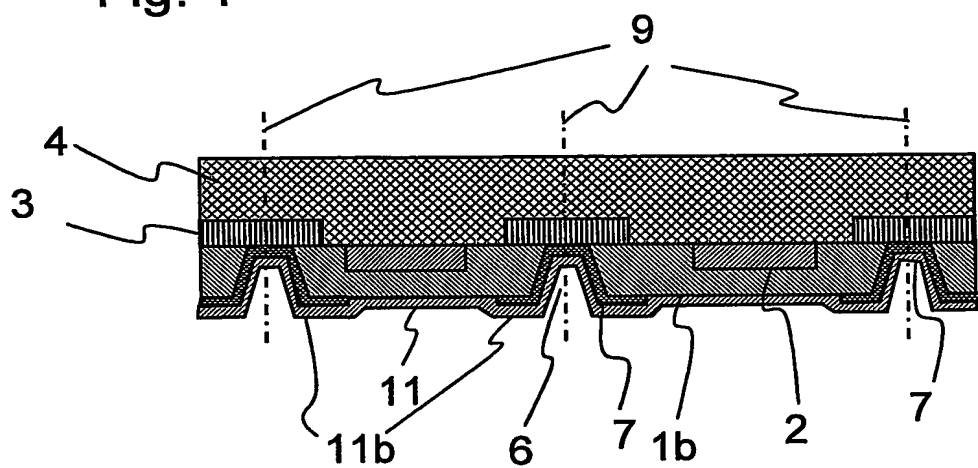


Fig. 5

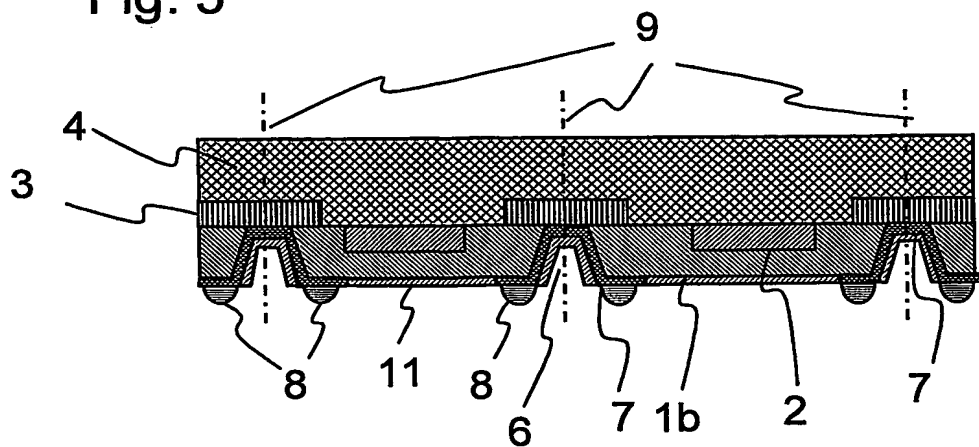


Fig. 6

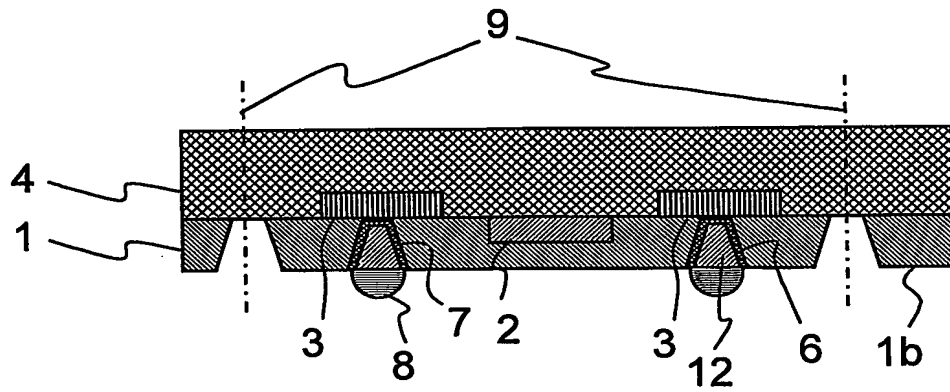


Fig. 7

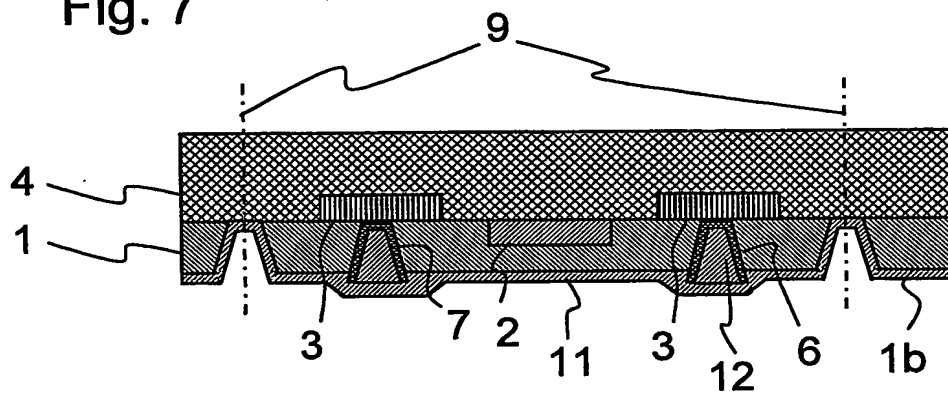


Fig. 8

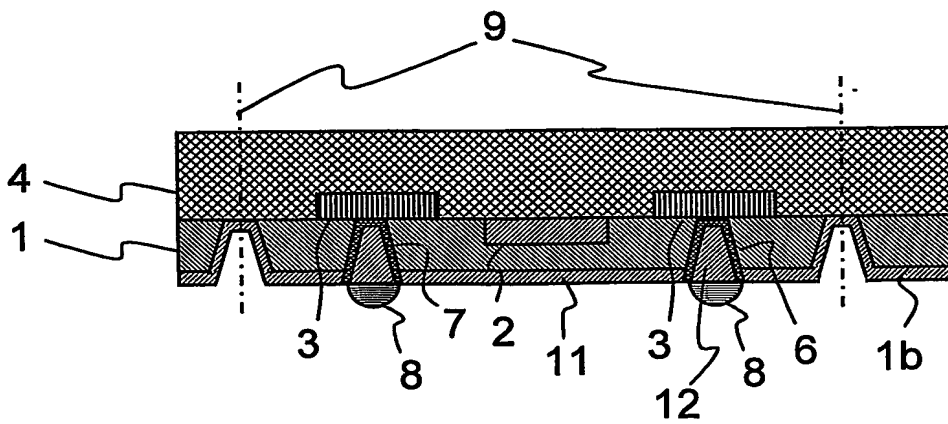


Fig. 9

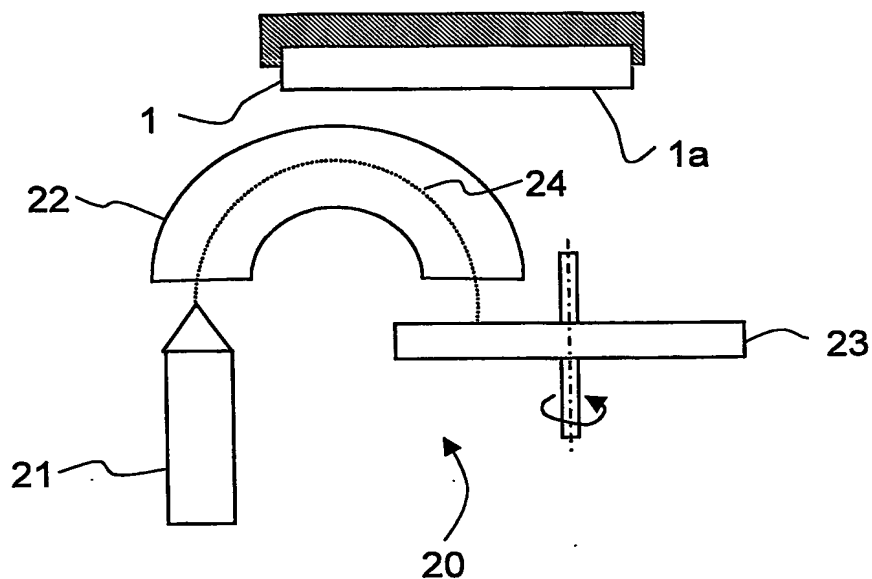


Fig. 10

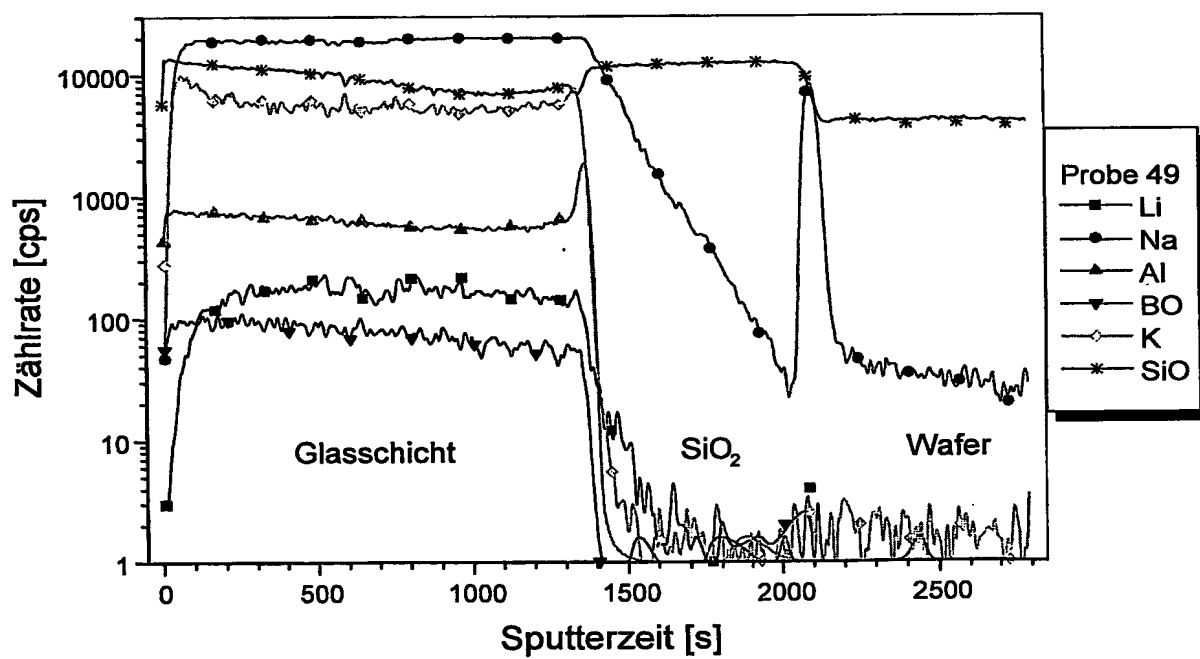
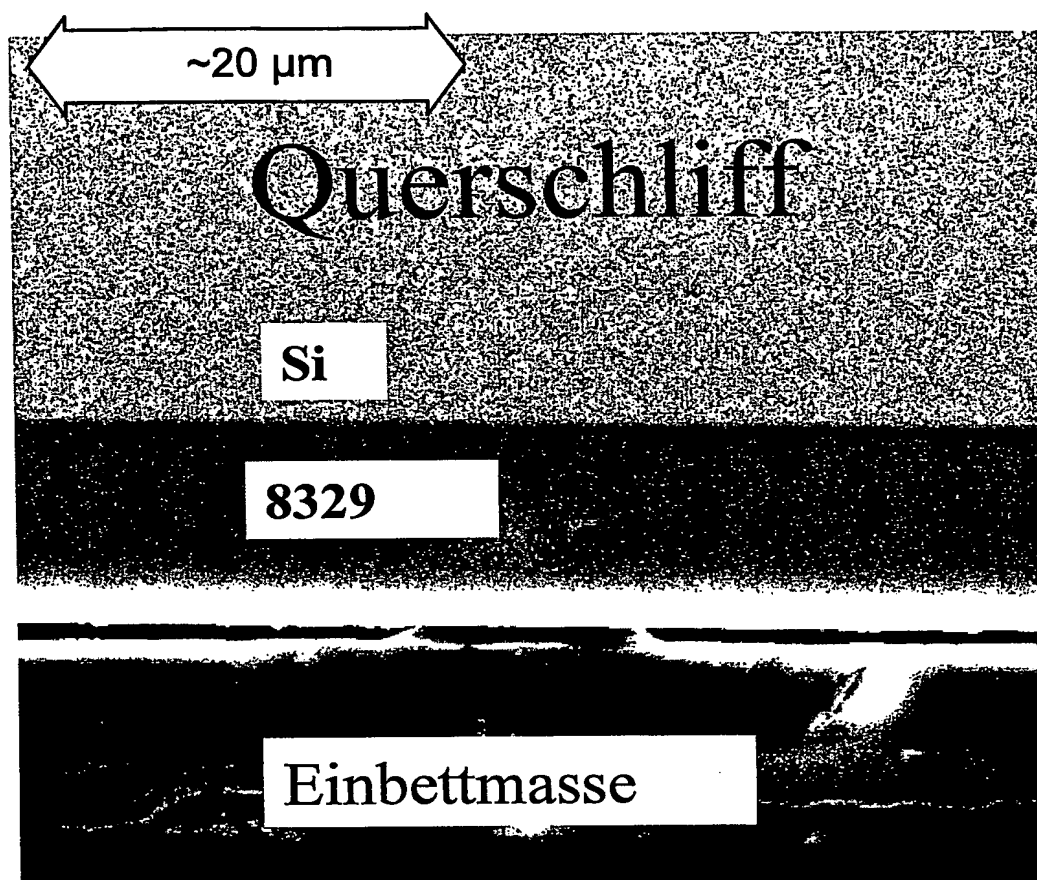


Fig. 11

Fig. 12



## INTERNATIONAL SEARCH REPORT

/EP 03/03882

A. CLASSIFICATION OF SUBJECT MATTER  
IPC 7 C23C14/10

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 C23C H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the International search (name of data base and, where practical, search terms used)

PAJ, WPI Data, INSPEC, EPO-Internal, IBM-TDB

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	<p>WOO-BEOM CHOI ET AL: "Anodic bonding technique under low temperature and low voltage using evaporated glass"</p> <p>9TH INTERNATIONAL VACUUM MICROELECTRONICS CONFERENCE, ST. PETERSBURG, RUSSIA, 7-12 JULY 1996,</p> <p>vol. 15, no. 2, pages 477-481,</p> <p>XP002251628</p> <p>Journal of Vacuum Science &amp; Technology B (Microelectronics and Nanometer Structures), March-April 1997, AIP for American Vacuum Soc, USA</p> <p>ISSN: 0734-211X</p> <p>the whole document</p> <p style="text-align: center;">--- -/-</p>	<p>1,7,8, 10,12,24</p>

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

## \* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- "&" document member of the same patent family

Date of the actual completion of the international search

19 August 2003

Date of mailing of the international search report

28/08/2003

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Patterson, A

## INTERNATIONAL SEARCH REPORT

EP 03/03882

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CH 387 175 A (WESTERN ELECTRIC CO) 31 January 1965 (1965-01-31) page 7, line 16 -page 8, line 46; claims I,II,11; figure 8 ----	1,2,5,7, 15,24-26
X	US 4 374 391 A (CAMLIBEL IRFAN ET AL) 15 February 1983 (1983-02-15)  column 4, line 44 -column 6, line 23 -----	1-3,5-8, 10,12, 14,17, 24,25

## INTERNATIONAL SEARCH REPORT

PCT/EP 03/03882

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
CH 387175	A	31-01-1965	US 2961350 A	22-11-1960
			GB 923338 A	10-04-1963
			DE 1179277 B	08-10-1964
			FR 1226008 A	06-07-1960
			NL 238657 A	
<hr/>				
US 4374391	A	15-02-1983	NONE	
<hr/>				

**A. KLASIFIZIERUNG DES ANMELDUNGSGEGENSTANDES**  
 IPK 7 C23C14/10

Nach der internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

**B. RECHERCHIERTE GEBIETE**

 Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)  
 IPK 7 C23C H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

PAJ, WPI Data, INSPEC, EPO-Internal, IBM-TDB

**C. ALS WESENTLICH ANGESEHENE UNTERLAGEN**

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	WOO-BEOM CHOI ET AL: "Anodic bonding technique under low temperature and low voltage using evaporated glass" 9TH INTERNATIONAL VACUUM MICROELECTRONICS CONFERENCE, ST. PETERSBURG, RUSSIA, 7-12 JULY 1996, Bd. 15, Nr. 2, Seiten 477-481, XP002251628 Journal of Vacuum Science & Technology B (Microelectronics and Nanometer Structures), March-April 1997, AIP for American Vacuum Soc, USA ISSN: 0734-211X das ganze Dokument --- -/--	1,7,8, 10,12,24

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

\*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

\*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

\*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

\*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

\*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

\*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderscher Tätigkeit beruhend betrachtet werden

\*Y\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderscher Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

\*&amp;\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

19. August 2003

Absendedatum des internationalen Recherchenberichts

28/08/2003

 Name und Postanschrift der internationalen Recherchenbehörde  
 Europäisches Patentamt, P.B. 5818 Patentlaan 2  
 NL - 2280 HV Rijswijk  
 Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
 Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Patterson, A



## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	CH 387 175 A (WESTERN ELECTRIC CO) 31. Januar 1965 (1965-01-31) Seite 7, Zeile 16 -Seite 8, Zeile 46; Ansprüche I,II,11; Abbildung 8 -----	1,2,5,7, 15,24-26
X	US 4 374 391 A (CAMLIBEL IRFAN ET AL) 15. Februar 1983 (1983-02-15)  Spalte 4, Zeile 44 -Spalte 6, Zeile 23 -----	1-3,5-8, 10,12, 14,17, 24,25

## INTERNATIONALER RECHERCHENBERICHT

PCT/EP 03/03882

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
CH 387175	A	31-01-1965	US	2961350 A	22-11-1960
			GB	923338 A	10-04-1963
			DE	1179277 B	08-10-1964
			FR	1226008 A	06-07-1960
			NL	238657 A	
<hr/>					
US 4374391	A	15-02-1983	KEINE		
<hr/>					